

## 1 描述

IBS6232 是一款采用电流反馈架构的差分线路驱动器放大器。主要应用于宽带、高速、电力线通信线路驱动。

IBS6232 内置共模电压缓冲电路, 其独特的设计架构适合单电源全差分驱动的应用。放大器支持多种偏置模式, 同时可通过 IADJ 微调偏置电流, 以满足各种应用需求。在关断模式下, 放大器输出为高阻状态, 可以用于半双工通讯系统。

IBS6232 采用宽电压范围设计, 芯片供电范围 7VDC~28VDC。内置灵敏的过压、过温保护模块, 确保了芯片在各种条件下性能稳定可靠。高输出摆幅保证了芯片的驱动能力及抗干扰能力, 使芯片在电力载波应用中发挥优越的性能。

该器件提供两种封装形式:

QFN24, 封装管壳尺寸为 5mm×4mm

QFN16, 封装管壳尺寸为 3mm×3mm

## 2 应用范围

- 宽带电力载波通信
- 智能电表
- 数据集中器

## 3 器件特性

- 工作电压范围: 7V ~ 28V
- 内部集成共模偏置电路
- 过压保护: 40V
- 限流保护: 0.45A
- 过温保护: 165℃
- 极限耐压高至43V (非正常工作条件)
- 低功耗:
  - 标准工作模式: 27mA (PLC应用推荐模式)
  - 低功耗关断模式: 0.4mA
  - 可调工作电流 ( $V_s=12V, R_{adj}=2k$ ):
    - Lowbias: 17mA
    - Midbias: 20mA
    - Fullbias: 27mA
- 低失真 ( $V_s=12V, R_L=50\Omega, V_o=2V_{pp}$ ):
  - HD2: -95dBc (1MHz, 50Ω)
  - HD3: -72dBc (1MHz, 50Ω)
- 高带宽: 完全满足宽带电力载波通信要求
- 电源抑制比 (PSRR): -60dB (1MHz)
- 工作温度: -40℃ ~ +125℃ (参考表5.1)
- 高输出摆幅: 20Vpp (1MHz,  $R_L=50\Omega$ , THD<1%)

## 4 管脚定义

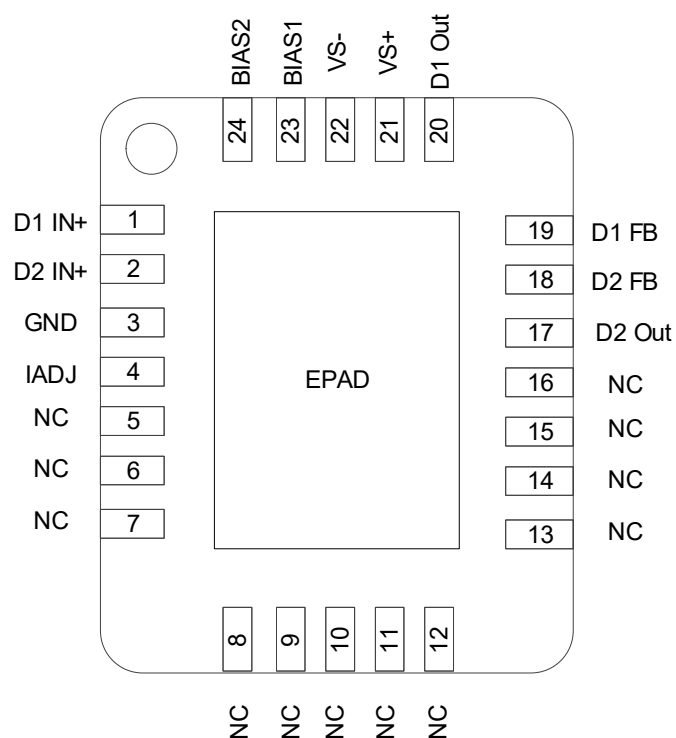


图 4.1 IBS6232管脚定义示意图（QFN-24，俯视图）

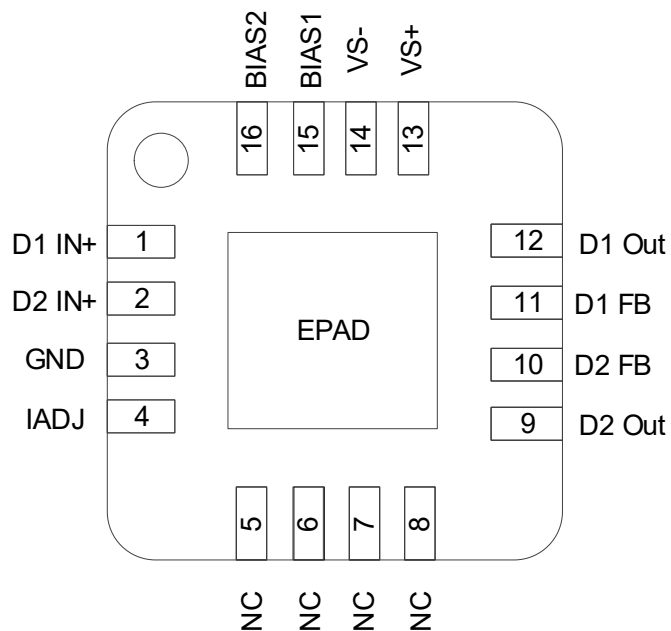


图 4.2 IBS6232管脚定义示意图（QFN-16，俯视图）

表4.1 引脚定义说明

注：NC – 无内部链接

| 管脚序号  |       | 定义     | 类型  | 描述        |
|-------|-------|--------|-----|-----------|
| QFN24 | QFN16 |        |     |           |
| 1     | 1     | D1_IN+ | I   | 放大器D1输入   |
| 2     | 2     | D2_IN+ | I   | 放大器D2输入   |
| 3     | 3     | GND    | GND | 偏置引脚参考地   |
| 4     | 4     | IADJ   | I   | 偏置电流调节    |
| 17    | 9     | D2_OUT | O   | 放大器D2输出   |
| 18    | 10    | D2_FB  | I   | 放大器D2输出反馈 |
| 19    | 11    | D1_FB  | I   | 放大器D1输出反馈 |
| 20    | 12    | D1_OUT | O   | 放大器D1输出   |
| 21    | 13    | VS+    | VDD | 电源供电脚     |
| 22    | 14    | VS-    | GND | -         |
| 23    | 15    | BIAS-1 | I   | 偏置模式控制引脚  |
| 24    | 16    | BIAS-2 | I   | 偏置模式控制引脚  |
| 25    | 17    | EPAD   | GND | 热焊盘       |
| 5- 16 | 5 - 8 | NC     | -   | -         |

注意：EPAD连接PCB露铜部分的散热区，并和芯片 GND 相连。

## 5 极限参数

表5.1 IBS6232极限参数

| 符号                           | 大小      | 单位 | 说明                                                                                                                                    |
|------------------------------|---------|----|---------------------------------------------------------------------------------------------------------------------------------------|
| VS+ <sup>注1</sup>            | 43      | V  | 最大 VDD 端电压（设计指标）                                                                                                                      |
| T <sub>j</sub> <sup>注2</sup> | 125     | ℃  | 最大结温（可靠工作温度限值）                                                                                                                        |
| T <sub>stg</sub>             | -40~150 | ℃  | 储存温度                                                                                                                                  |
| D IN+/IN-                    | 0~VS+   | V  | 放大器输入端最高承受电压                                                                                                                          |
| I <sub>ADJ</sub>             | 0~5     | V  | 偏置电流调节管脚                                                                                                                              |
| V <sub>BIAS</sub>            | 0~5     | V  | 逻辑引脚 BIAS1/BIAS2 输入范围，该引脚内部有一颗稳压管，其反向击穿电压为9V，应用时，如果该管脚连接至Vin（大于5V），需在BIAS至Vin之间设置电阻分压限流，使V <sub>BIAS</sub> ≤5V，I <sub>BIAS</sub> ≤1mA |
| V <sub>(ESD)</sub>           | ±4000   | V  | 人体放电模式 (HBM)，符合 ANSI/ESDA/JEDEC JS-001                                                                                                |
|                              | ±2000   | V  | 组件充电模式 (CDM)，符合 JEDEC 规范 JESD22-C101                                                                                                  |

**注1：**设计值，在特定条件下测得，仅作为应用参考。另外该数值应与器件可靠工作的电压区分开，器件可靠工作电压由“表7.1 电气特性/工作电压”给出。

**注2：**器件在应用时，不能超过其最大结温运行。

## 6 温度特性

表6.1 IBS6232 温度参数

| 温度参数                         | 典型值 | 单位                          |
|------------------------------|-----|-----------------------------|
| $R_{\theta JA}$ 结至环境热阻       | 37  | $^{\circ}\text{C}/\text{W}$ |
| $R_{\theta JC (top)}$ 结至外壳热阻 | 26  | $^{\circ}\text{C}/\text{W}$ |
| $R_{\theta JC (Bot)}$ 结至外壳热阻 | 11  | $^{\circ}\text{C}/\text{W}$ |

注:

表6.1给出的热阻数据, 测试板PCB为两层板, TOP及BOTTOM电气层铜皮厚度为1盎司, 内层铜皮厚度为1盎司, 电路板总厚度为1.6mm, 测试环境温度为25 $^{\circ}\text{C}$ 。

PCB的叠层结构、板面积、镀铜厚度、器件热焊盘、器件附近过孔数量及过孔孔径对热特性有一定的影响, 在应用中应基于实际应用做评估。

## 7 电气特性

测试条件:  $T_A = +25^{\circ}\text{C}$ ,  $V_{S+} = 12\text{V}$ ,  $G_{DIFF} = 11\text{V}/\text{V}$ ,  $R_L = 50\Omega$ ,  $R_f = 1.65\text{k}$ ,  $R_{adj} = 2\text{k}$ , fullbias

表7.1 IBS6232电气参数

| 交流特性              |               |                           |         |     |     |     |     |
|-------------------|---------------|---------------------------|---------|-----|-----|-----|-----|
| 参数                |               | 测试条件                      |         | 最小值 | 典型值 | 最大值 | 单位  |
| SSBW              | 小信号带宽, -3dB   | $V_O = 2V_{PP}$           |         | 44  |     |     | MHz |
|                   | 小信号带宽, -0.1dB |                           |         | 7   |     |     | MHz |
| LSBW              | 大信号带宽, -3dB   | $V_O = 10V_{PP}$          |         | 30  |     |     | MHz |
|                   | 大信号带宽, -0.1dB |                           |         | 7   |     |     | MHz |
| HD2 <sup>注3</sup> | 二阶谐波失真        | $V_O = 2V_{PP}$           | f=1MHz  |     | -95 |     | dBc |
|                   |               |                           | f=10MHz |     | -80 |     |     |
|                   |               | $V_O = 10V_{PP}$          | f=1MHz  |     | -80 |     |     |
|                   |               |                           | f=10MHz |     | -60 |     |     |
| HD3 <sup>注3</sup> | 三阶谐波失真        | $V_O = 2V_{PP}$           | f=1MHz  |     | -72 |     | dBc |
|                   |               |                           | f=10MHz |     | -42 |     |     |
|                   |               | $V_O = 10V_{PP}$          | f=1MHz  |     | -62 |     |     |
|                   |               |                           | f=10MHz |     | -32 |     |     |
| AC_SWING          | 交流摆幅          | $R_L = 50\Omega$ , THD<1% | f=1MHz  |     | 20  |     | Vpp |
|                   |               | $R_L = 10\Omega$ , THD<1% | f=1MHz  |     | 10  |     |     |

|                               |               |                                                     |      |     |         |          |
|-------------------------------|---------------|-----------------------------------------------------|------|-----|---------|----------|
| IN_noise                      | 输入噪声          | f=1MHz                                              |      | 15  |         | nV/ √ Hz |
| AC_PSRR                       | 交 流 电 源 抑 制 比 | f=1MHz                                              |      | -60 |         | dB       |
| AC_CMRR                       | 交 流 共 模 抑 制 比 | f=1MHz                                              |      | -60 |         | dB       |
| 直流特性                          |               |                                                     |      |     |         |          |
| Input offset voltage matching | 输入失调电压        | 放大器A到B                                              |      | ±3  |         | mV       |
| 内部上拉电源                        |               | BIAS1=0, BIAS2 悬空或<br>BIAS2=0, BIAS1 悬空,<br>测悬空端口电压 |      | 3.3 |         | V        |
| 共模电平 Vcm                      |               |                                                     |      | 6   |         | V        |
| 电源抑制比                         |               | Vs+ = 7~28V                                         |      | -60 |         | dB       |
| 共模抑制比                         |               | Vcm=3~Vs+ - 3V                                      |      | -60 |         | dB       |
| 共模输入范围                        |               | Vs+ = 7~28V                                         | 3    |     | Vs+ - 3 | V        |
| 限流保护阈值                        |               | Vs+ = 12V, Ta=TJ=25℃                                | 0.45 |     |         | A        |
| 偏置控制引脚逻辑阈值                    |               | 逻辑 ‘1’ , 相对于GND                                     | 1.8  |     |         | V        |
|                               |               | 逻辑 ‘0’ , 相对于GND                                     | 1.0  |     |         |          |
| 偏置引脚输入阻抗                      |               |                                                     | 70   |     |         | kΩ       |
| 各状态电源功耗参数                     |               |                                                     |      |     |         |          |
| 工作电压 <sup>注1</sup>            |               | Ta=25℃                                              | 7~28 |     |         | V        |
|                               |               | -40℃≤Ta≤125℃                                        |      |     |         |          |
| 静态电流 <sup>注2</sup>            |               | BIAS-1 = 0, BIAS-2 = 0                              |      | 27  |         | mA       |
|                               |               | BIAS-1 = 1, BIAS-2 = 0                              |      | 20  |         |          |
|                               |               | BIAS-1 = 0, BIAS-2 = 1                              |      | 17  |         |          |
|                               |               | BIAS-1 = 1, BIAS-2 = 1                              |      | 0.4 |         |          |

**注1:** 在小信号激励, 50欧姆负载条件下测得, 如果激励信号增大并达到器件过温保护状态, 会影响工作电压范围的限值。

**注2:** 静态电流与I<sub>ADJ</sub>相关, 较高的静态电流, 器件有更好的交流性能。

**注3:** 该指标与器件电源噪声, EPAD的焊接良好等因素相关。

## 7.1 IBS6232特性曲线

测试条件:  $T_A = +25^{\circ}\text{C}$ ,  $V_S = +12\text{V}$ ,  $G_{DIFF} = 11\text{V/V}$ ,  $R_L = 50\Omega$ ,  $R_f = 1.65\text{k}$ ,  $R_{adj} = 2\text{k}$ , fullbias

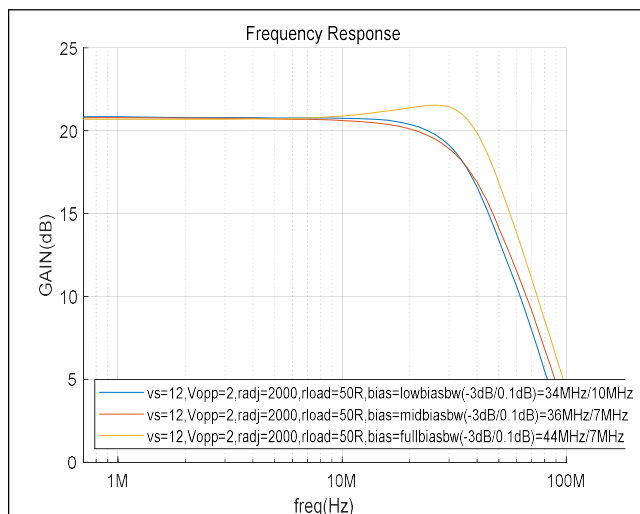


图7.1 小信号带宽

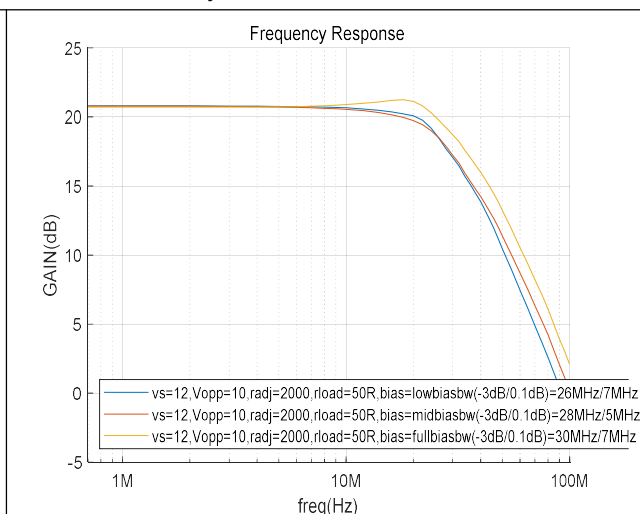


图7.2 大信号带宽

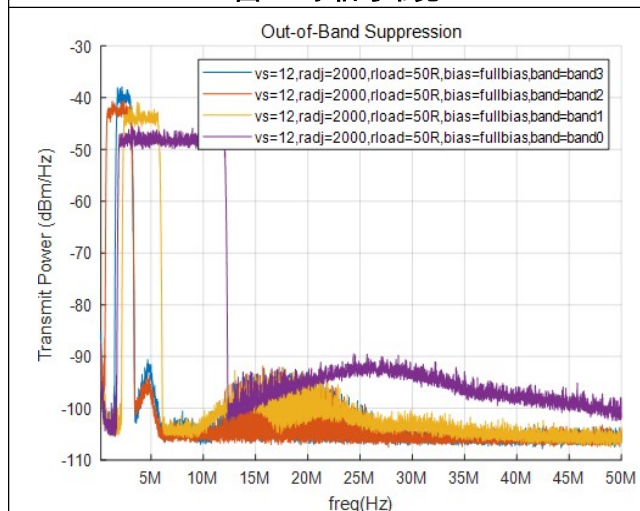


图7.3 带外噪声

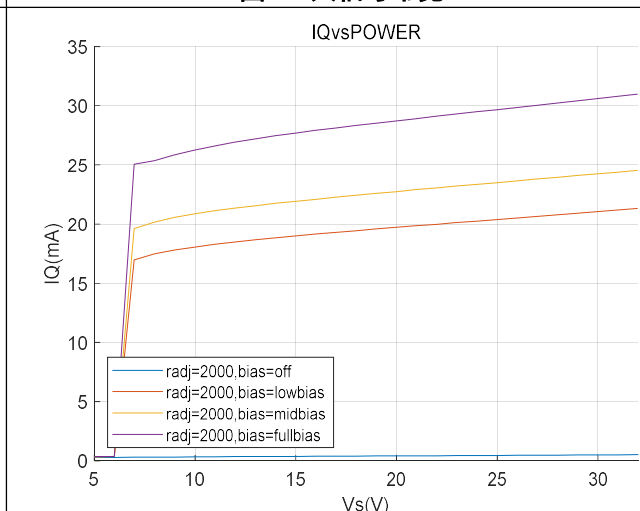


图7.4 IQ vs VS

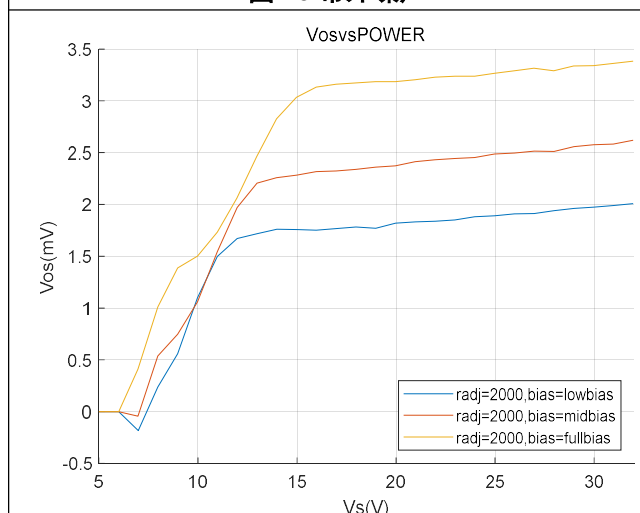


图7.5  $V_{os(in)}$  vs VS

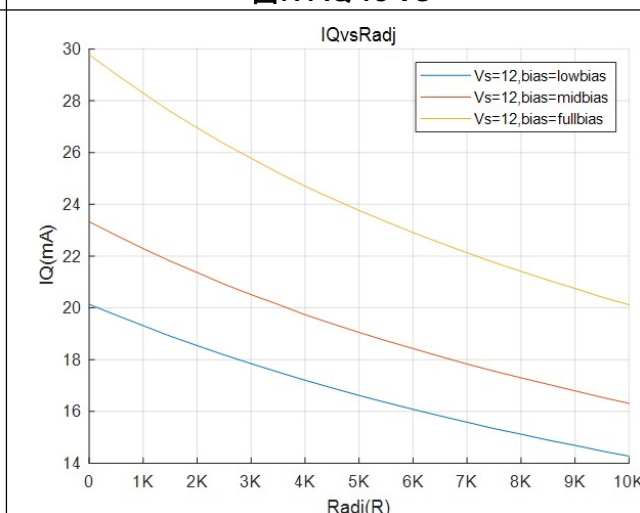


图7.6 IQ vs Radj

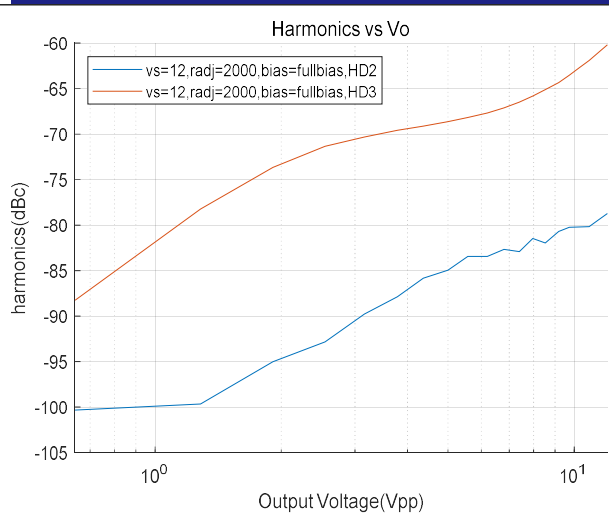


图7.7 HD vs VOUT(1MHz)

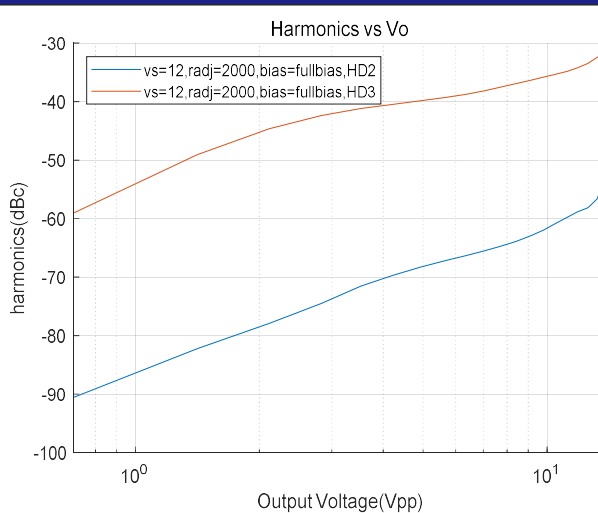


图7.8 HD vs VOUT(10MHz)

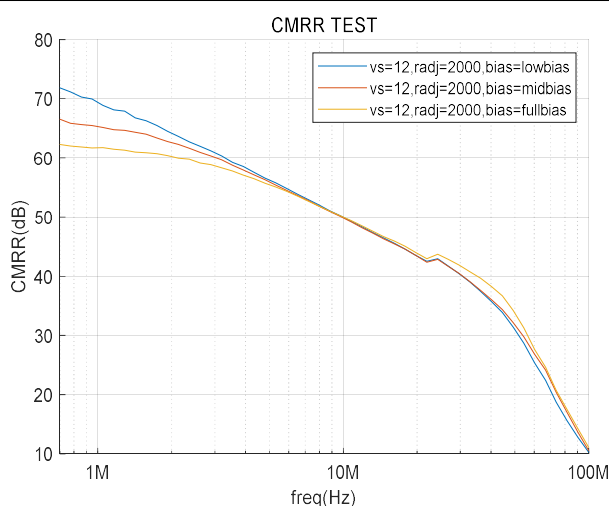


图7.9 AC\_CMRR

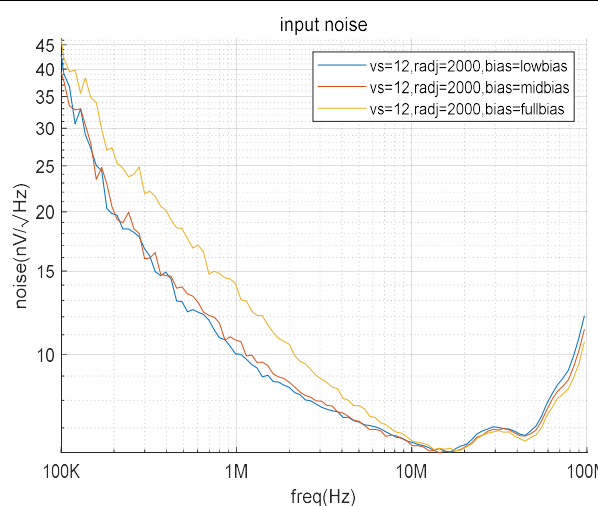


图7.10 输入噪声

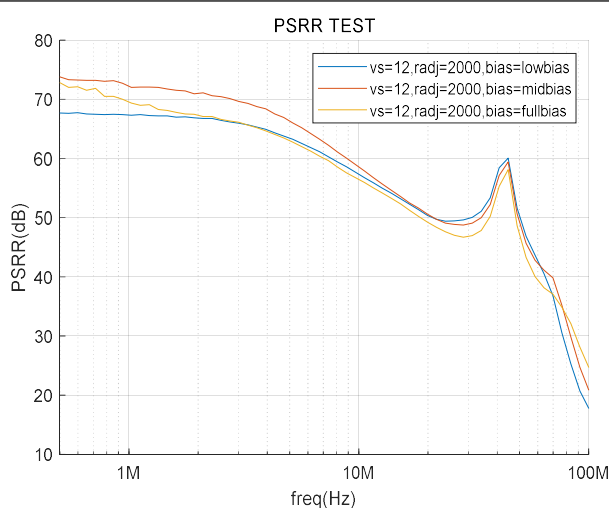


图7.11 AC\_PSR

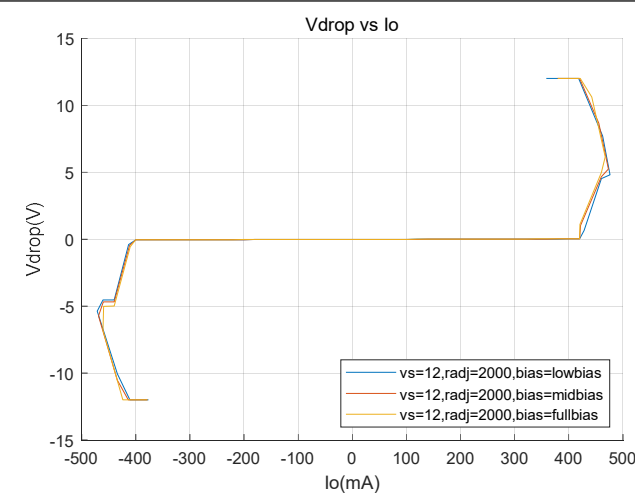


图7.12 限流保护

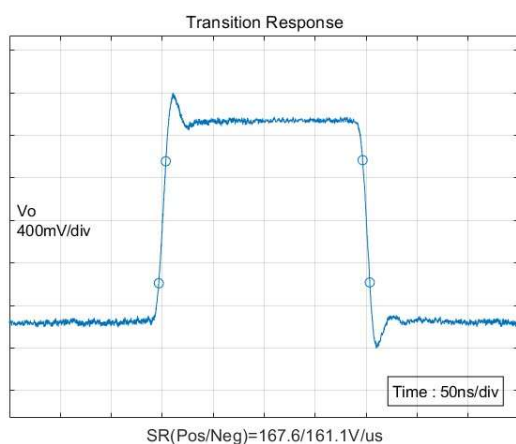


图7.13 小信号阶跃响应

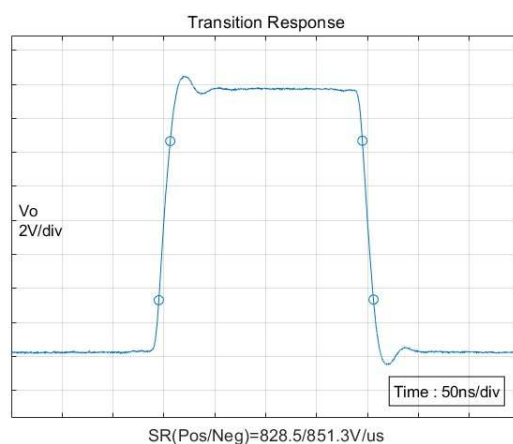


图7.14 大信号阶跃响应

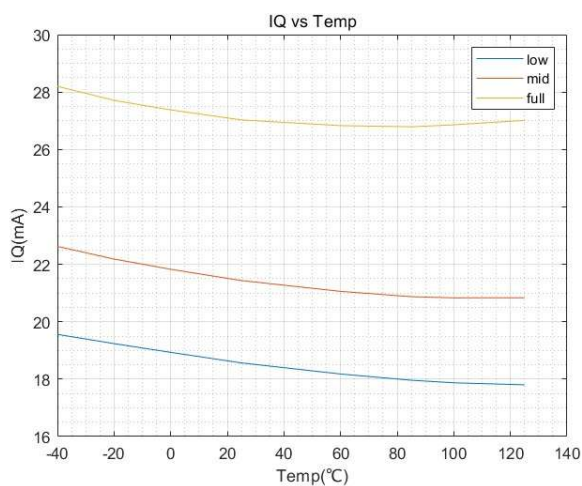


图7.15 静态电流温漂

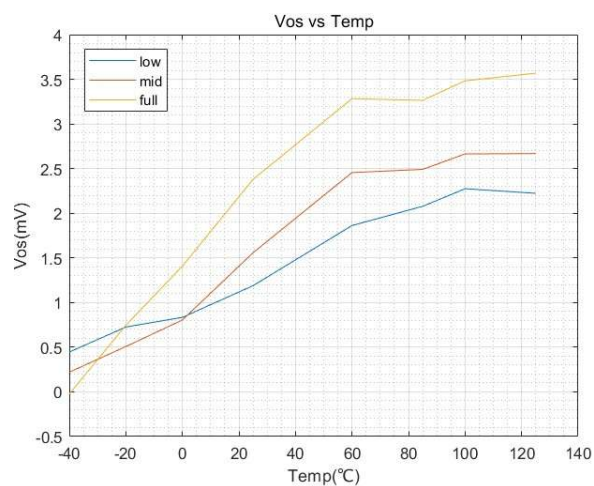


图7.16 输入失调电压温漂

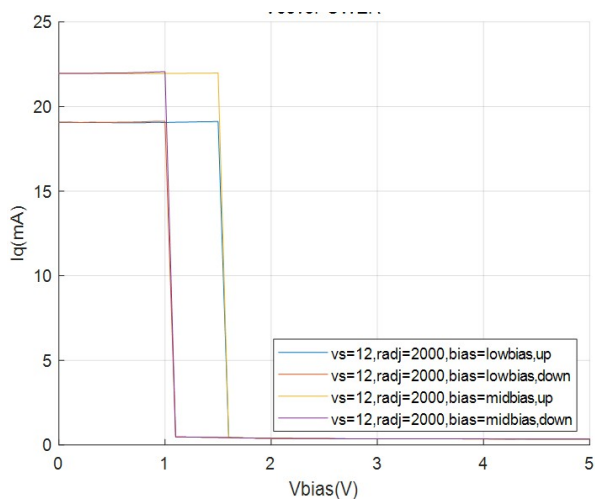


图7.17 BIAS使能&amp;关断

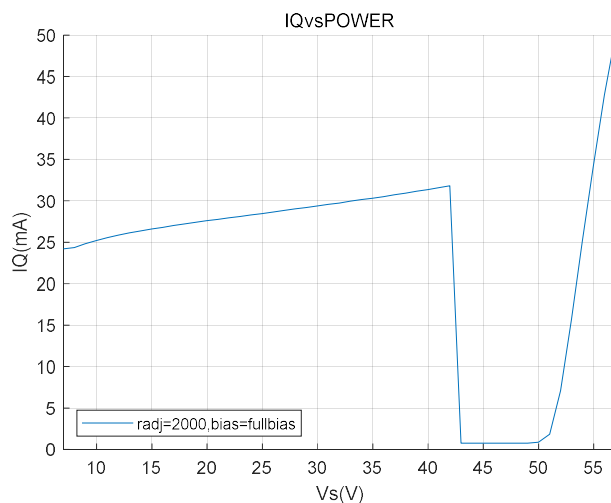


图7.18 极限耐压

## 8 应用

### 8.1 典型应用框图

IBS6232具备宽频电流反馈运算放大器所特有的卓越交流性能，并配备高线性度、大功率输出级。其低输出电压裕量要求与强大的输出电流驱动能力，使其成为12V PLC应用的理想选择。相较于电压反馈型运算放大器，IBS6232这类电流反馈型运算放大器的主要优势在于其交流性能（带宽与失真度）相对不受信号增益影响。

图8.1展示了典型的交流耦合宽带PLC应用电路：

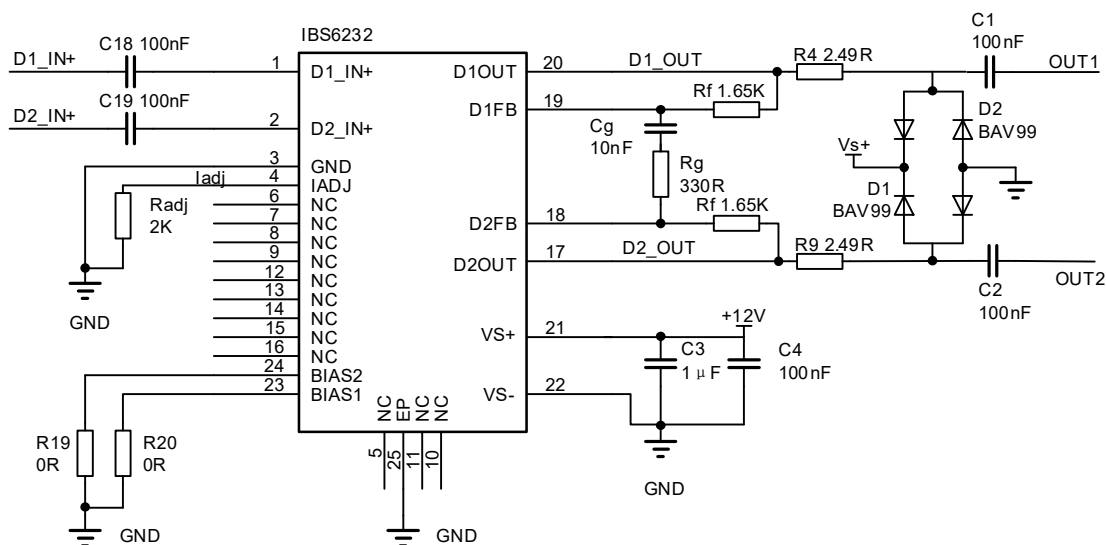


图8.1 IBS6232 QFN24的典型应用电路图

### 8.2 设计要求

对于IBS6232差分线路驱动器，其闭环增益计算方程为：

$$AV = 1 + 2 \times (RF / RG)$$

ESD设计：

1) 芯片具备出色的ESD防护能力，支持较高的ESD测试等级。放大器输出引脚设计上支持瞬态大电流，通过在输出端串联2.49Ω电阻，可对浪涌冲击实现有效抑制。

2) 由于放大器带宽较高，对容性负载较为敏感，建议输出保护二极管选型时，优先选择结电容小于25pF的型号，例如BAV99或BAT54系列，以确保系统在高频性能与可靠防护之间取得最佳平衡。

反馈环路设计：

1) 为在高带宽放大器的设计中确保充足的相位裕度，反馈电阻（RF）的取值不宜过小。在增益为11倍的应用中，推荐采用RF=1.65kΩ与Rg=330Ω的组合。

2) 为进一步降低输出失调电压对输出的影响，可在Rg上串联一个10nF（对应图8.1中Cg）电容以衰减直流增益：Cg取值过小可能导致低频增益不足，而过大则会牺牲系统的相位裕度。

典型应用说明：

1) 放大器的静态电流可通过配置偏置模式（BIAS1/BIAS2）与IADJ引脚对地电阻（RADJ）进行调节。针对电力系统应用，推荐工作点为：BIAS1=BIAS2=0V，RADJ=2kΩ（对应图8.1中Radj）。当VS+=12V时，采

用此配置的静态电流典型值约为27mA，可在确保性能的同时兼顾环路稳定性。设计时需注意，RADJ阻值不宜设置过大，以避免其降低系统的相位裕度与稳定性。

2) IBS6232芯片内部已集成共模偏置电路，因此电路设计中可免去外部偏置电路，简化了外围设计。对于交流信号，推荐采用电容耦合方式直接连接至器件输入端。在电力线系统应用中，建议耦合电容容值选择 10nF ~ 100nF。

### 8.3 器件功能模式

表8.1 IBS6232偏置模式说明

| BIAS1 | BIAS2 | 功能   | 说明                    |
|-------|-------|------|-----------------------|
| 0     | 0     | 满偏模式 | 放大器开启并保持最低的失真状态（默认状态） |
| 1     | 0     | 中偏模式 | 放大器开启节能模式，但失真性能降低     |
| 0     | 1     | 低偏模式 | 放大器开启最高节能模式，但整体性能降低   |
| 1     | 1     | 关断模式 | 放大器关闭，输出高阻抗           |

### 8.4 电源设计

该器件具有非常宽的电源范围（7~28V）可适应不同的应用场景，尤其是在电网系统中，可完全承受电网电压波动对器件的考验。在进行该器件的供电电源设计时应注意以下事项：

- 1) IBS6232仅提供单电源供电方式，在应用中，VS-需连接到系统的GND网络上。
- 2) 推荐在VS+管脚放置0.1 $\mu$ F、X7R、50V及以上规格的电容，若有可能，可以用0.1 $\mu$ F和1 $\mu$ F以上规格电容组合使用，为器件提供良好的高频泄放回路（电容温度及精度需根据实际应用场景确定）。
- 3) IBS6232最低工作电压可至7V，在使用时应选择允许在放大器输入端和输出端都有足够摆幅的电源电压，以免影响器件性能。

### 8.5 电源网络布局建议

1) 应最大限度地减小从电源引脚到器件退耦电容的距离（小于3mm，英制：118mil），且保证电源网络的PCB走线宽度大于0.5mm（英制：20mil），以尽可能地减小引脚和退耦电容之间的电感。在器件引脚上，接地平面和电源平面布局不得靠近信号引脚。

2) 在器件的主干电源网络上，必须使用较大的退耦电容（2.2 $\mu$ F~10 $\mu$ F），为低频率信号提供良好的回流路径。进行PCB布局时如果有空间上的限制，可以将该规格电容适当的离器件远一些（但依然需要考虑电容的补偿半径）。

3) 板级的电源完整性设计，如果能明确定位到某些高频段的谐振，可以在电源网络中加上微波电容消除其谐振影响。

### 8.6 PCB设计

在PCB设计时，应最大限度地减小所有交流信号I/O引脚连接到任何交流接地端的寄生电容。输出引脚和反相输入引脚上的寄生电容可能导致不稳定。在输出端，寄生电容可能影响器件的高频性能，谐波失真。比较有效的建议是：

- 1) FB和OUT走线线宽建议10mil。
- 2) 放大器在工作时会产生功耗，尤其在重载条件下温升更为显著。为确保芯片的散热性能与长期可靠性，设计时应充分利用EPAD（裸露焊盘）的散热能力。建议在EPAD下方区域尽可能多地布置散热过孔，推荐数量

不少于9个，以形成有效的热通路至PCB内部地层或散热层。

如图8.2给出PCB设计输出回路推荐处理方式：

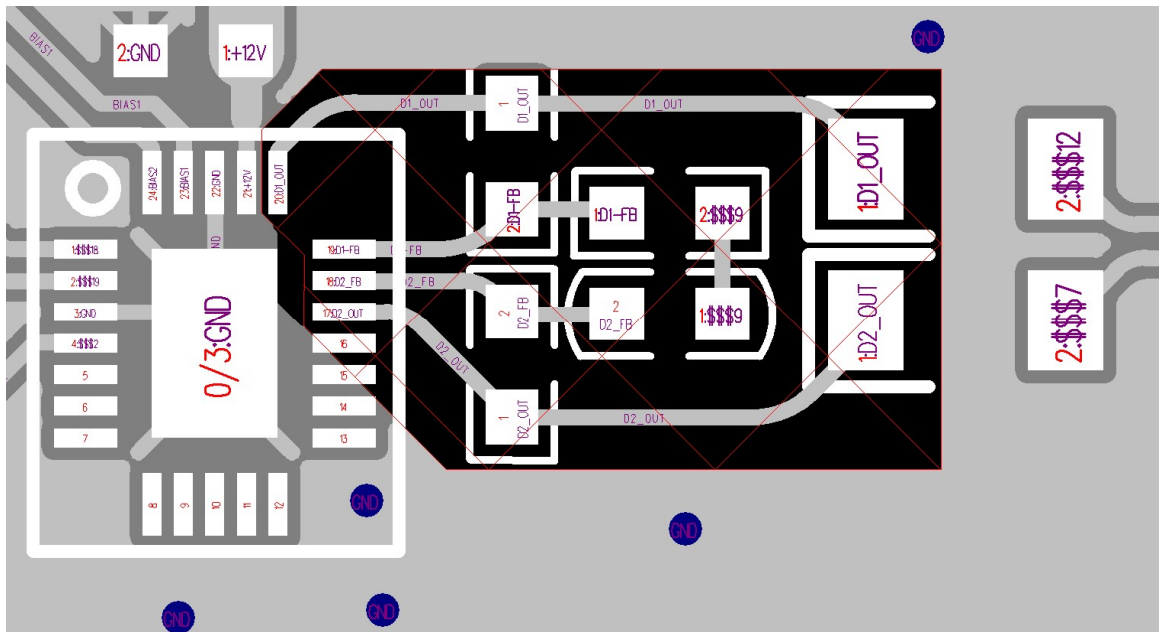


图8.2 输出及反馈回路PCB覆铜处理

## 9 订货信息

表9.1 IBS6232订购指南

| 商业编码/<br>丝印 | 封装    | 订货号            | 产品信息                            | 最小包装    | 工作温度范围   |
|-------------|-------|----------------|---------------------------------|---------|----------|
| IBS6232     | QFN24 | IBS6232QN24R00 | QFN24 外形尺寸5×4mm,<br>焊盘中心间距0.5mm | 3000pcs | -40~125℃ |
| IBS6232     | QFN16 | IBS6232QN16R00 | QFN16 外形尺寸3×3mm,<br>焊盘中心间距0.5mm | 3000pcs | -40~125℃ |

## 10 封装外形尺寸

### 10.1 IBS6232 QFN24 5×4封装尺寸

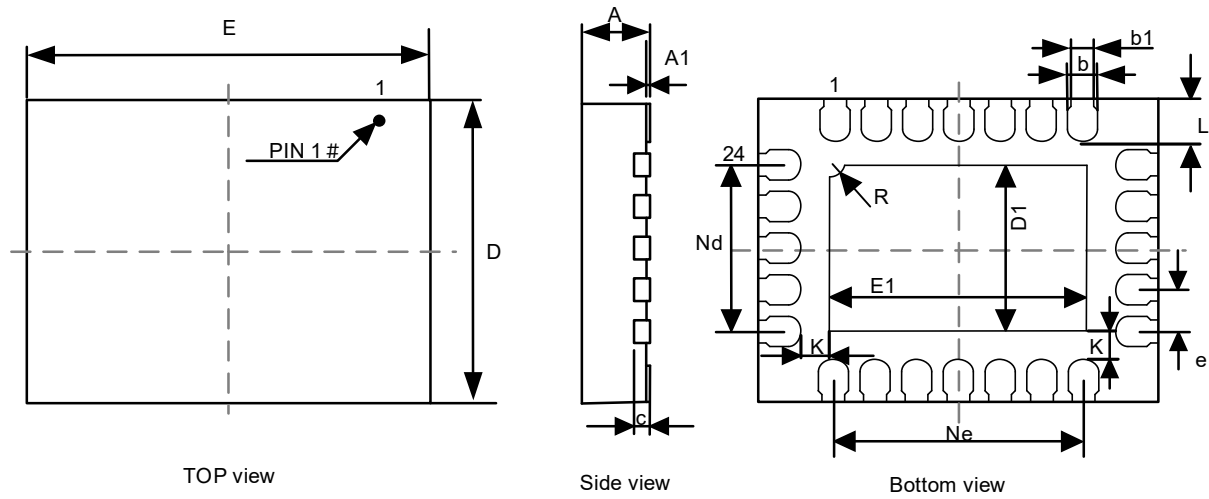


图10.1 IBS6232 QFN24 5×4 封装外形尺寸图

表10.1 IBS6232 QFN24 5×4 封装尺寸参数（单位：mm）

| 尺寸<br>标注 | 最小       | 标准   | 最大   | 尺寸<br>标注 | 最小      | 标准   | 最大   |
|----------|----------|------|------|----------|---------|------|------|
| A        | 0.70     | 0.75 | 0.80 | Nd       | 2.00BSC |      |      |
| A1       | 0.00     | 0.02 | 0.05 | Ne       | 3.00BSC |      |      |
| b        | 0.20     | 0.25 | 0.30 | E        | 4.90    | 5.00 | 5.10 |
| b1       | 0.18REF  |      |      | E1       | 3.60    | 3.70 | 3.80 |
| c        | 0.203REF |      |      | L        | 0.35    | 0.40 | 0.45 |
| D        | 3.90     | 4.00 | 4.10 | R        | 0.15    | 0.20 | 0.25 |
| D1       | 2.60     | 2.70 | 2.80 | K        | 0.25REF |      |      |
| e        | 0.50BSC  |      |      |          |         |      |      |

## 10.2 IBS6232 QFN16 3×3封装尺寸

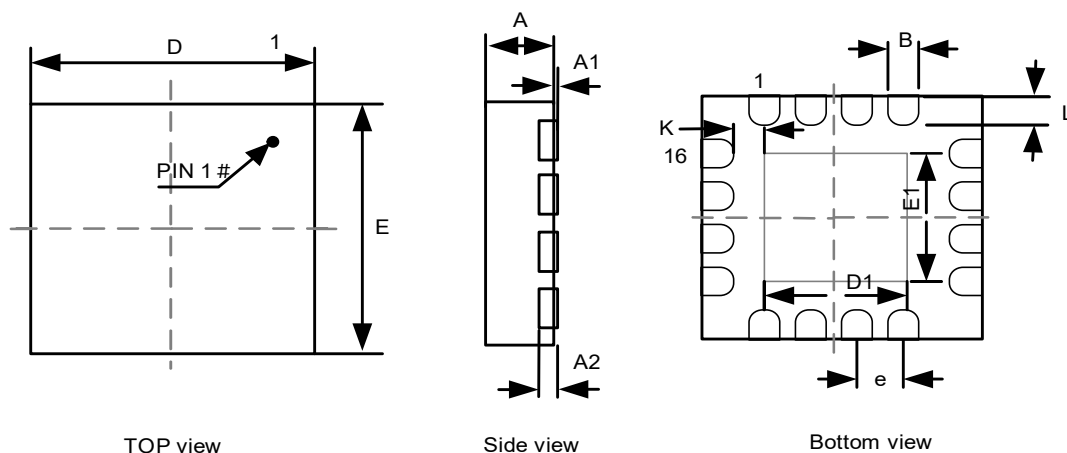


图10.2 IBS6232 QFN16 3×3 封装外形尺寸图

表10.2 IBS6232 QFN16 3×3 封装尺寸参数 （单位：mm）

| 尺寸<br>标注 | 最小     | 标准    | 最大    | 尺寸<br>标注 | 最小      | 标准   | 最大   |
|----------|--------|-------|-------|----------|---------|------|------|
| A        | 0.70   | 0.75  | 1     | D1       | 1.61    | 1.68 | 1.75 |
| A1       | 0.00   | -     | 0.05  | E1       | 1.61    | 1.68 | 1.75 |
| A2       | 0.2REF |       |       | e        | 0.5YP   |      |      |
| B        | 0.175  | 0.180 | 0.185 | K        | 0.36TYP |      |      |
| D        | 2.90   | 3.00  | 3.10  | L        | 0.25    | 0.30 | 0.35 |
| E        | 2.90   | 3.00  | 3.10  |          |         |      |      |

## 重要声明

英彼森仅授权您使用本文件所载的产品资料、技术参数，且在使用时应遵守相关法律法规、服务条款等，严禁将本文件用于其他任何用途。未经英彼森书面授权，严禁以任何方式擅自对本文件内容进行复制、二次开发、改编等，英彼森不承担因此导致的任何责任。

本文件中提供的所有参数均在标准测试条件下测得。英彼森保留随时修改本文件中任何信息的权利，且无需另行通知。本文件的一切解释权、版权，均归英彼森所有。